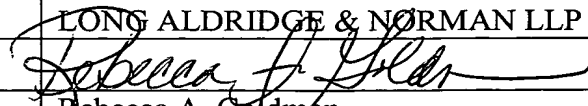


Docket No. 8733.508.00			
IN THE UNITED STATES PATENT AND TRADEMARK OFFICE			
IN RE APPLICATION OF: Hong Suk YOO et al.		GAU:	TBA
SERIAL NO:	TBA	EXAMINER:	TBA
FILED:	December 28, 2001		
FOR:	LIQUID CRYSTAL DISPLAY AND FABRICATING METHOD		
J1036 U.S. PTO 10/028300 12/28/01			
REQUEST FOR PRIORITY			
COMMISSIONER FOR PATENTS WASHINGTON, D.C. 20231			
SIR:			
<input type="checkbox"/> Full benefit of the filing date of U.S. Application Serial Number [US App No], filed [US App Dt], is claimed pursuant to the provisions of 35 U.S.C. §120 .			
<input type="checkbox"/> Full benefit of the filing date of U.S. Provisional Application Serial Number, filed, is claimed pursuant to the provisions of 35 U.S.C. §119(e) .			
<input checked="" type="checkbox"/> Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119 , as noted below.			
In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:			
<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>	
KOREA	2000-85273	December 29, 2000	
Certified copies of the corresponding Convention Application(s)			
<input checked="" type="checkbox"/> are submitted herewith			
<input type="checkbox"/> will be submitted prior to payment of the Final Fee			
<input type="checkbox"/> were filed in prior application Serial No. filed			
<input type="checkbox"/> were submitted to the International Bureau in PCT Application Number. Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.			
<input type="checkbox"/> (A) Application Serial No.(s) were filed in prior application Serial No. filed; and			
<input type="checkbox"/> (B) Application Serial No.(s)			
<input type="checkbox"/> are submitted herewith			
<input type="checkbox"/> will be submitted prior to payment of the Final Fee			
Date: <u>December 28, 2001</u>		Respectfully Submitted,	
		LONG ALDRIDGE & NORMAN LLP  Rebecca A. Goldman	
Sixth Floor 701 Pennsylvania Avenue, N.W. Washington, D.C. 20004 Tel. (202) 624-1200 Fax. (202) 624-1298			
		Registration No.	41,786

대한민국 특허청

KOREAN INTELLECTUAL PROPERTY OFFICE

J1036 U.S. PTO

10/028300



12/28/01

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 특허출원 2000년 제 85273 호
Application Number

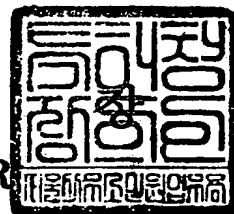
출원년월일 : 2000년 12월 29일
Date of Application

출원인 : 엘지.필립스 엘시디 주식회사
Applicant(s)



2001 년 04 월 07 일

특 허 청
COMMISSIONER



【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0011
【제출일자】	2000. 12. 29
【발명의 명칭】	액정표시소자 및 그 제조방법
【발명의 영문명칭】	Liquid Crystal Display Device and Fabricating Method Thereof
【출원인】	
【명칭】	엘지 . 필립스 엘시디 주식회사
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	김영호
【대리인코드】	9-1998-000083-1
【포괄위임등록번호】	1999-001050-4
【발명자】	
【성명의 국문표기】	김우현
【성명의 영문표기】	KIM, Woo-Hyun
【주민등록번호】	701216-1574634
【우편번호】	120-140
【주소】	서울특별시 서대문구 신촌동 1-18 202호
【국적】	KR
【발명자】	
【성명의 국문표기】	유홍석
【성명의 영문표기】	Y00, Hong-Suk
【주민등록번호】	680226-1535510
【우편번호】	435-050
【주소】	경기도 군포시 금정동 876 율곡아파트 348-1002
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 김영호 (인)

【수수료】

【기본출원료】 19 면 29,000 원

【가산출원료】 0 면 0 원

【우선권주장료】 0 건 0 원

【심사청구료】 5 항 269,000 원

【합계】 298,000 원

【첨부서류】 1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

본 발명은 고개구율을 확보하기 위한 액정표시소자 및 그 제조방법에 관한 것이다.

본 발명에 따른 액정표시장치의 제조 방법은 스토리지전극을 가지는 액정표시소자의 제조방법에 있어서, 기판 상에 게이트라인을 형성하는 단계와, 게이트라인을 덮도록 기판 상에 제1 절연막을 전면 증착하는 단계와, 게이트라인과 중첩되도록 제1 절연막 상에 스토리지전극을 형성하는 단계와, 스토리지전극을 덮도록 제1 절연막 상에 제2 절연막을 전면 증착하는 단계를 포함한다.

본 발명에 의하면, 1 차 게이트절연막과 2 차 게이트절연막을 증착하는 사이에 메탈층을 삽입하고 1 차 게이트절연막을 에칭하여 도전체 간의 두께를 줄임으로써 스토리지 영역은 작아지고 대용량의 스토리지 캐패시터를 형성하므로 고개구율을 확보할 수 있게 된다.

【대표도】

도 6h

【명세서】**【발명의 명칭】**

액정표시소자 및 그 제조방법{Liquid Crystal Display Device and Fabricating Method Thereof}

【도면의 간단한 설명】

도 1은 종래의 액정표시소자의 스토리지 캐패시터 영역을 나타내는 평면도.

도 2a 내지 도 2f는 도 1에서 선 'A-A'을 따라 절취한 액정표시소자의 제조방법을 단계적으로 설명하는 단면도.

도 3은 액정셀의 스토리지 캐패시턴스를 설계하는 것을 설명하는 도면.

도 4은 종래의 고해상도 액정표시소자의 개략도.

도 5는 본 발명에 따른 고해상도 액정표시소자의 개략도.

도 6a 내지 도 6h는 도 5에서 선 'B-B'을 따라 절취한 액정표시소자의 제조 방법을 단계적으로 설명하는 단면도.

<도면의 주요 부분에 대한 부호의 설명>

1,11 : 기판

2,12 : 화소

3,13 : 게이트 라인

4,14 : 데이터 라인

5,15 : 활성층

6,16 : 상부전극

7,17 : 스토리지 영역

8,18,28,38 : 접촉홀

9,19,29 : 게이트 절연막	10,20 : 오믹접촉층
51,61 : 소스 전극	52,62 : 드레인전극
53,63 : 보호층	54,64 : 게이트 전극
55,65 : 화소전극	56,66 : 스토리지 캐패시터

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <16> 본 발명은 액정표시소자 및 그 제조방법에 관한 것으로, 특히 고개구율을 확보하도록 한 액정표시소자 및 그 제조방법에 관한 것이다.
- <17> 액티브 매트릭스 구동방식의 액정표시소자는 스위칭소자로서 박막트랜지스터를 이용하여 자연스러운 동화상을 표시하고 있다. 이러한 액정표시소자는 브라운관에 비하여 소형화가 가능하며, 퍼스널 컴퓨터와 노트북 컴퓨터는 물론, 복사기 등의 사무자동화기기, 휴대전화기나 호출기 등의 휴대기기까지 광범위하게 이용되고 있다.
- <18> 도 1 및 도 2를 참조하면, 종래의 액정표시소자는 기판(1) 상에 형성된 게이트전극(54), 게이트절연막(9) 및 활성층(5)과, 컨택홀(8,18)를 통해 활성층(5)과 전기적으로 연결되게 형성된 소스 및 드레인전극(51,52)으로 구성되는 박막트랜지스터를 구비한다.
- <19> 이러한 박막트랜지스터는 게이트전극에 인가되는 스캔펄스기간동안 데이터라

인(4) 상의 데이터신호를 화소전극(55)에 공급하게 된다. 게이트전극(54)은 게이트라인(3)과 연결되며, 소스전극(5)은 데이터라인(4)과 연결된다. 드레인전극 (52)은 접촉홀(8)을 통하여 전도성물질인 인듐-주석-옥사이드(Indium-Tin-Oxide ; 이하'ITO'라 함), 인듐-아연-옥사이드(Indium-Zinc-Oxide ; 이하'IZO'라 함), 인듐-주석-아연-옥사이드(Indium-Tin-Zinc-Oxide ; 이하'ITZO'라 함)로 증착된 화소전극(55)과 접속된다. 게이트전극(54) 및 게이트라인(3)위에는 무기절연물질로 증착된 게이트절연막(9)이 형성되고 그 위에 활성층(5)이 증착된다. 이와 같은 TFT위에는 무기절연재료 또는 유기절연재료로 된 보호층(53)이 형성된다.

<20> 게이트라인(3)상에는 스토리지 캐패시터(56)가 형성된다. 스토리지 캐패시터(56)는 이전 주사기간동안 다음 주사라인의 구동전압을 축적함으로써 구동전압을 낮추는 역할을 한다. 스토리지 캐패시터(56)의 상부전극(6)은 소스전극 (51) 및 드레인전극(52)형성시 금속 또는 금속합금으로 형성된다. 이 상부전극은 스토리지캐패시터의 역할을 하므로 스토리지전극이라고도 한다. 이 상부전극(6)과 중첩된 게이트라인(3)은 스토리지 캐패시터(56)의 하부전극 역할을 한다. 스토리지 캐패시터(56)의 상부전극(6)은 보호층(53)을 관통하는 접촉홀(18)을 통하여 화소전극 (55)과 접속된다.

<21> 액정을 사이에 두고 배면기판과 대면되는 전면기판에는 도시되지 않은 블랙매트릭스가 형성된다. 이 블랙매트릭스는 화소의 유효표시영역이외의 부분에 위치하여 자신에게 입사되는 모든 파장의 광을 흡수하게 된다.

<22> 그러나, 종래의 액정표시소자에 있어서, 스토리지 캐패시터(56)의 상부전극 (6)은 소스전극(51)및 드레인전극(52)형성시 금속 또는 금속합금으로 게이트라인상에 형성되므로 스토리지 캐패시터(56)가 형성되는 곳은 외부광이 입사되면 빛이 반사된다.

<23> 이에 따라, 게이트라인 위에 스토리지 캐패시터(56)를 형성하므로 스토리지를 형성하는 곳은 점유하는 면적만큼 화소(2)의 개구율이 감소될 수밖에 없다. 뿐만 아니라, 화소(2)간 빛이 새는 영역을 막기 위하여 상부 유리기판에 형성되는 블랙매트릭스가 화소전극(55)의 좌/우측단부 및 상/하단부에 대략 5 μ m정도 화소에 중첩되기 때문에 그만큼 화소면적이 줄어들게 되므로 개구율은 더욱 줄어들게 된다.

【발명이 이루고자 하는 기술적 과제】

<24> 따라서, 본 발명의 목적은 적은 사이즈의 스토리지 구조로 대용량의 스토리지 캐패시터를 형성하여 개구율을 충분히 확보하기 위한 액정표시소자의 제조방법을 제공하는 데 있다.

【발명의 구성 및 작용】

<25> 상기 목적들을 달성하기 위하여, 본 발명에 따른 액정표시장치의 제조 방법은 스토리지전극을 가지는 액정표시소자의 제조방법에 있어서, 기판 상에 게이트라인을 형성하는 단계와, 게이트라인을 덮도록 기판 상에 제1 절연막을 전면 증착하는 단계와, 게이트라인과 중첩되도록 제1 절연막 상에 스토리지전극을 형성하는 단계와, 스토리지전극을 덮도록 제1 절연막 상에 제2 절연막을 전면 증착하는 단계를 포함한다.

<26> 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부한 설명예들에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

<27> 이하, 첨부된 도면을 참조하여 본 발명을 상세히 설명하기로 한다.

<28> 도 3은 화소셀의 등가회로가 도시되어 있다. 전압차(V_{drop})를 80mV 이내(64계조의 1 Gray 전압)로 유지하기 위한 스토리지 캐패시터(C_{st})를 도출한다.

<29> 도 3에 나타난 액정구동전압(V_{lc}) 및 전압강하(V_{drop}) 등은 다음 수학적식들로 나타내어진다.

<30> 【수학적식 1】

$$V_{lc}(t) = v_{lc}(0) [\text{Exp}(-t/R_{off}C_t)] \quad (V_{drop} = V_{lc}(0) - V_p(t) \text{인 경우})$$

<31> 【수학적식 2】

$$V_{drop}(t) = V_{lc}(0) [1 - \text{Exp}(-T_f/R_{off}C_t)]$$

<32> 【수학적식 3】

$$C_t = (T_f/R_{off}) / \text{Ln}[V_{lc}(0)/(V_{lc}(0) - V_{drop})]$$

<33>

$$[C_{st} = C_{lc} + C_s \quad T_f = 16.7 \text{ msec (1 프레임)}]$$

<34>

$$V_{lc} = 5 \text{ V} \quad V_{drop} = 80 \text{ mV}$$

<35>

$$R_{off} = V_{lc} / I_{off} = 5\text{V} / 4\text{pA} = 1.25 \text{ E } +12\Omega \quad]$$

<36> 도 4은 현재 고해상도 액정표시소자의 박막트랜지스터 어레이의 개략도이고, 표 1은 절연막 두께가 4000Å 일때 해상도에 따른 스토리지영역의 면적과 점유비율을 도시하였다.

<37>

【표 1】

	Sub-pixel 면적	C/c	요구되는 최소 Cst	스토리지 면적	점유비율
300ppi	2.39E-09	3.4E-14	8.14E-13	5.49E-09	230.0%
250ppi	3.46E-09	5.5E-14	7.93E-13	5.35E-09	154.8%
200ppi	5.29E-09	9.3E-14	7.56E-13	5.10E-09	96.3%
150ppi	9.53E-09	1.8E-14	6.64E-13	4.48E-09	47.0%
100ppi	2.15E-08	4.5E-13	3.95E-13	2.67E-09	12.4%

<38> 도 4와 표 1을 통하여 고화소도로 갈수록 스토리지가 단위 화소내에서 차지하는 면적비율이 커져 개구율이 크게 감소함을 알 수 있다.

<39> 도 5 및 도 6을 참조하면, 도 5는 도 4와 비교하여 스토리지영역의 크기가 작은 본 발명의 특징을 도시한 것이고, 도 6은 도 5에 따른 제조공정을 순차적으로 도시한 것이다.

<40> 도 5 및 도 6을 결부하여 상세히 설명하면 다음과 같다.

<41> 본 발명에 따른 액정표시소자는 기판(11) 상에 형성된 게이트전극(64), 게이트절연막(19,29) 및 활성층(15)과, 컨택홀(28,38)를 통해 활성층 (15)과 전기적으로 연결되게 형성된 소스 및 드레인전극(61,62)으로 구성되는 박막트랜지스터를 구비한다.

<42> 이러한 박막트랜지스터는 게이트 전극에 인가되는 스캔펄스기간동안 데이터라인 (14) 상의 데이터신호를 화소전극(65)에 공급하게 된다. 게이트전극(64)은 게이트라인 (13)과 연결되며, 소스전극(61)은 데이터라인(14)과 연결된다. 드레인전극(62)은 접촉홀(28)을 통하여 전도성물질인 인듐-주석-옥사이드(Indium-Tin-Oxide ; 이하 'ITO'라 함), 인듐-아연-옥사이드(Indium-Zinc-Oxide ; 이하 'IZO'라 함), 인듐-주석-아연-옥사이드(Indium-Tin-Zinc-Oxide ; 이하 'ITZO'라 함)로 증착된 화소전극(65)과 접속된다.

<43> 도 6a에서 투명기판위에 게이트전극(64) 및 게이트라인(13)이 형성된다. 그 위에

도 6b같이 게이트전극(64) 및 게이트라인(13) 위에는 무기절연물질로 500~ 2500Å의 두께로 증착된 제 1 게이트절연막(19)이 형성된다. 스토리지영역의 제 1 게이트절연막(19) 상에는 스토리지캐패시터 형성을 위한 상부전극(16)이 형성된다. 여기서 절연막의 두께를 줄여 스토리지영역을 작게 하기 위해서 제 1 게이트절연막(19)을 에칭한다. 그 위에 제 2 게이트절연막(29)이 증착된다. 게이트전극상의 제 2 게이트절연막 (29) 위에 활성층(15) 및 오믹접촉층(20)이 순차적으로 증착된다.

<44> 게이트라인(13) 상에는 스토리지 캐패시터(66)가 형성된다. 스토리지 캐패시터(66)는 이전 주사기간동안 다음 주사라인의 구동전압을 축적함으로써 구동전압을 낮추는 역할을 한다. 스토리지 캐패시터(66)의 상부전극(16)은 소스전극(61) 및 드레인전극(62) 형성시 금속 또는 금속합금으로 형성된다. 이 상부전극(16)과 중첩된 게이트라인(13)은 스토리지 캐패시터(66)의 하부전극 역할을 한다. 스토리지 캐패시터(66)의 상부전극(16)은 보호층(63)을 관통하는 접촉홀(38)을 통하여 화소전극(65)과 접속된다.

<45> 액정을 사이에 두고 배면기판과 대면되는 전면기판에는 도시되지 않은 블랙매트릭스가 형성된다. 이 블랙매트릭스는 화소의 유효표시영역이외의 부분에 위치하여 자신에게 입사되는 모든 파장의 광을 흡수하게 된다.

<46> 도 5 및 도 6에 의한 액정표시소자의 제조방법에 의해서 절연막두께를 줄이면 스토리지면적이나 개구율이 향상됨을 다음의 표를 통해서 알 수 있다.

<47> 표 2는 절연막두께가 4000Å인 종래의 액정표시소자를 나타낸 것이다.

<48>

【표 2】

	200 PPI	FLCD MODEL1	FLCD MODEL2
SUB- PIXEL	5292	25947	25947
스토리지	599	2784.5	7113.7
개구부	2414	15373.5	11044.3
개구율	45.60%	59.2%	42.6%

<49> 위에서 볼 수 있듯이 강유전성액정(FLC) 패널의 스토리지의 크기는 통상의 액정패널보다 스토리지의 크기가 3배 이상임을 알 수 있고, 종래의 방법에 의한 액정표시소자는 개구율이 50%대 정도밖에 되지 못함을 알 수 있다.

<50> 다음은 본 발명에 따른 액정표시소자의 제조방법에 의할때, 절연막두께 및 개구율의 효과를 표로 도시한 것이다.

<51> 표 3은 해상도가 200 PPI인 액정표시소자의 절연막두께에 따른 액정표시소자의 개구율을 분류한 것이고, 표 4와 표 5는 강유전성액정 패널의 제 1 및 제 2 모델의 경우 액정표시소자의 절연막두께에 따른 개구율을 분류한 것이다.

<52> 【표 3】

절연막두께(A)	스토리지면적(μm^2)	개구부(μm^2)	개구율(%)
4000	599	2414	45.6%
3500	524	2489	47.0%
3000	449	2564	48.4%
2500	374	2639	49.95
2000	300	2714	51.3%
1500	225	2788	52.7%
1000	150	2863	54.1%
500	75	2938	55.5%

<53>

【표 4】

절연막두께(A)	스토리지면적(μm^2)	개구부(μm^2)	개구율(%)
4000	2784.5	15374	59.2%
3500	2436	15722	60.6%
3000	2088	16070	61.9%
2500	1740	16418	63.3%
2000	1392	16766	64.6%
1500	1044	17114	66.0%
1000	696	17462	67.3%
500	348	17810	68.6%

<54> 【표 5】

절연막두께(A)	스토리지면적(μm^2)	개구부(μm^2)	개구율(%)
4000	7113.7	11044	42.6%
3500	6224	11934	46.0%
3000	5335	12823	49.4%
2500	4446	13712	52.8%
2000	3557	14601	56.3%
1500	2668	15490	59.7%
1000	1778	16380	63.1%
500	889	17269	66.6%

<55> 위의 표를 통해서 절연막의 두께를 줄여 캐패시터의 양을 늘이고 그 면적을 적게 하면 개구율이 향상됨을 알 수 있다.

<56> 예를 들어, 강유전성액정 패널의 경우 두번째 모델의 경우 절연막의 두께를 4000Å 에서 2000Å으로 줄일 경우 10% 이상의 개구율 향상을 불러올 수 있게 된다.

【발명의 효과】

<57> 상술한 바와 같이, 본 발명에 따른 액정표시소자 및 그 제조방법은 1 차 게이트절연막과 2 차 게이트절연막을 증착하는 사이에 메탈층을 삽입하고 1 차 게이트절연막을

에칭하여 도전체 간의 두께를 줄임으로써 스토리지 영역은 작아지고 대용량의 스토리지 캐패시터를 형성하므로 고개구율을 확보할 수 있게 된다.

<58> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

【특허청구범위】**【청구항 1】**

게이트라인과 중첩되는 스토리지전극을 가지는 액정표시소자에 있어서,
상기 게이트라인과 스토리지전극 사이에 형성되며 500~2500 Å의 두께를 가지는 절연막
을 구비하는 것을 특징으로 하는 액정표시소자.

【청구항 2】

스토리지전극을 가지는 액정표시소자의 제조방법에 있어서,
기판 상에 게이트라인을 형성하는 단계와,
상기 게이트라인을 덮도록 상기 기판 상에 제1 절연막을 전면 증착하는 단계와,
상기 게이트라인과 중첩되도록 상기 제1 절연막 상에 스토리지전극을 형성하는 단
계와,

상기 스토리지전극을 덮도록 상기 제1 절연막 상에 제2 절연막을 전면 증착하는 단
계를 포함하는 것을 특징으로 액정표시소자의 제조방법.

【청구항 3】

제 1 항에 있어서,

상기 스토리지전극이 형성된 영역 이외의 제1 절연막 표면을 에칭하여 상기 제1 절
연막의 두께를 줄이는 단계를 추가로 포함하는 것을 특징으로 하는 액정표시소자의 제조
방법.

【청구항 4】

제 1 항에 있어서,

상기 제1 절연막의 두께는 500~2500 Å인 것을 특징으로 하는 액정표시소자의 제조방법.

【청구항 5】.

제 1 항에 있어서,

상기 게이트라인과 동시에 형성되는 게이트전극과 중첩되도록 상기 제2 절연막 상에 활성층 및 오믹접촉층을 연속 증착하는 단계와,

상기 오믹접촉층 상에 소스 및 드레인전극을 증착하는 단계와,

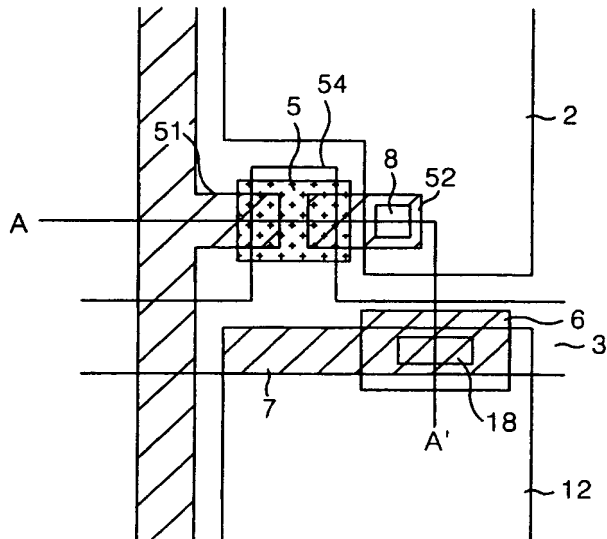
상기 소스 및 드레인전극과 상기 스토리지전극을 덮도록 상기 제2 절연막 상에 보호막을 전면 증착하는 단계와,

상기 게이트전극이 노출되도록 상기 보호막에 콘택홀을 형성함과 동시에 상기 스토리지전극이 노출되도록 상기 보호막에 콘택홀을 형성하는 단계와,

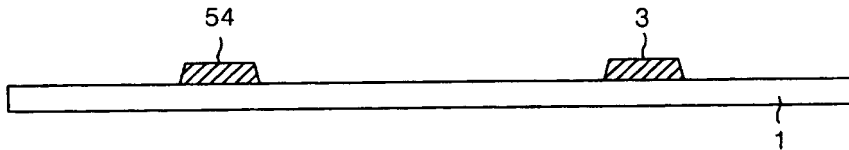
상기 콘택홀들을 통하여 드레인전극과 스토리지전극에 접속되도록 상기 보호막 상에 화소전극을 형성하는 단계를 포함하는 것을 특징으로 하는 액정표시소자의 제조방법.

【도면】

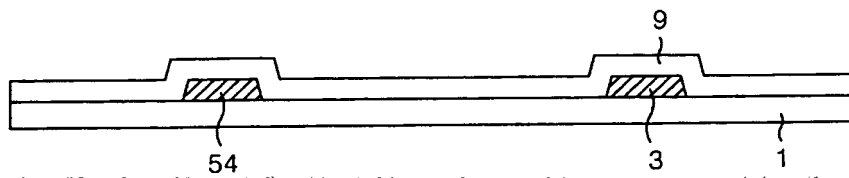
【도 1】



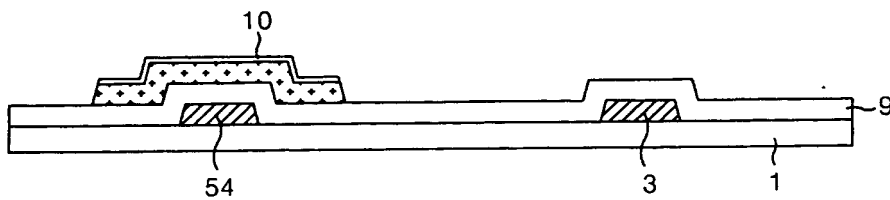
【도 2a】



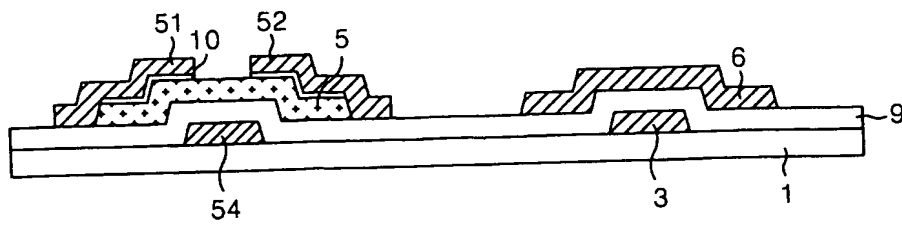
【도 2b】



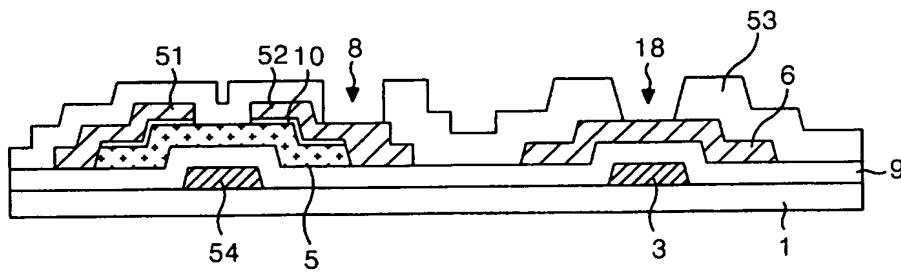
【도 2c】



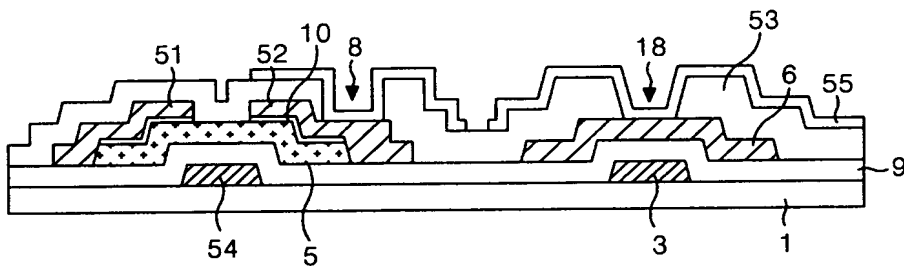
【図 2d】



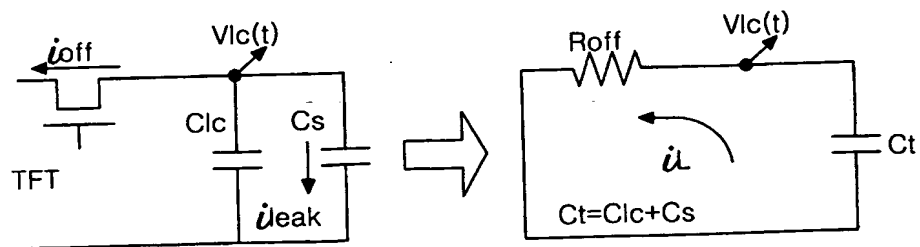
【図 2e】



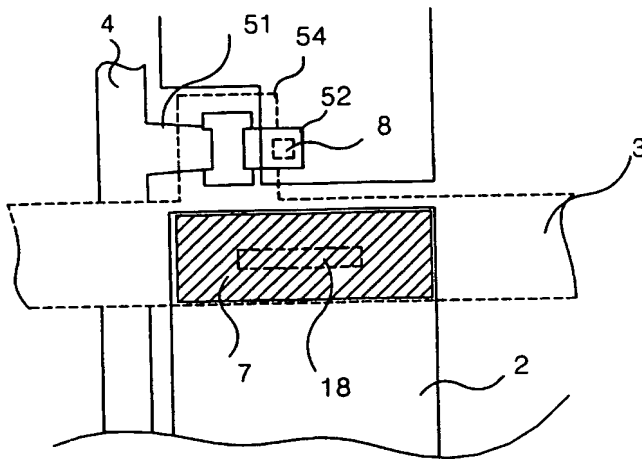
【図 2f】



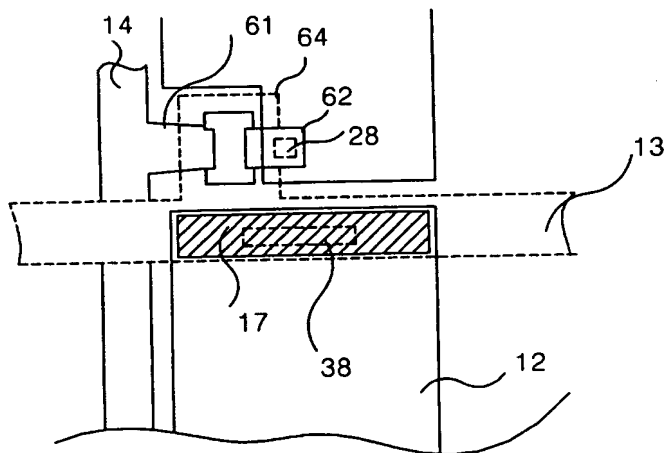
【図 3】



【도 4】



【도 5】



【도 6a】



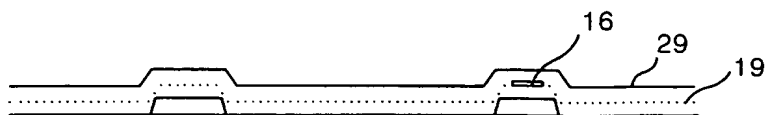
【도 6b】



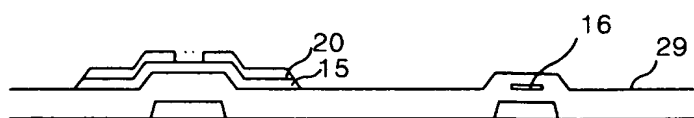
【도 6c】



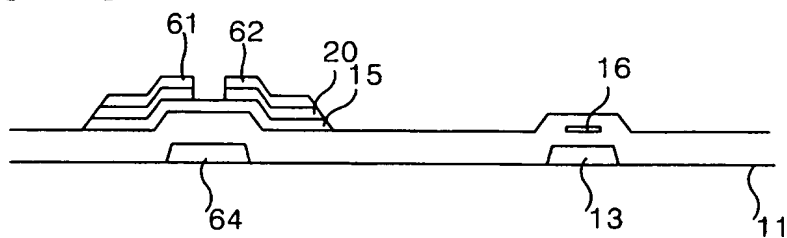
【도 6d】



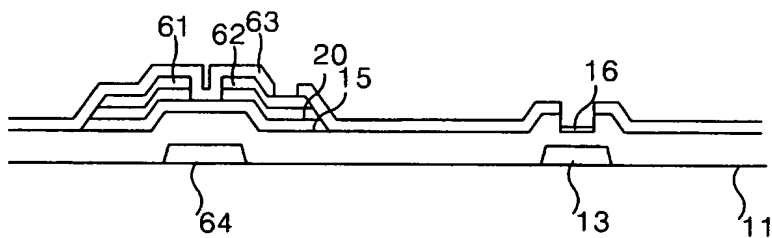
【도 6e】



【도 6f】



【도 6g】



【도 6h】

